

UserTRX13 - ein Halbduplextransceiver für das 13-cm-Band

Martin Liebeck, DL4ZX@DBØGV, Helfmannstr. 16, 64293 Darmstadt

Es wird ein Usertransceiver für Halbduplexbetrieb vorgestellt, der Datenübertragung mit Baudraten um 300kBit/s im 13-cm-Band ermöglicht. Es wird FSK verwendet, um Problemen mit Nichtlinearitäten der Senderstufen aus dem Weg zu gehen.

1. Motivation

Der Digipeater DBØFLX versorgt seit Sommer 2001 die Innenstadt von Darmstadt mit einem 13-cm-Einstieg. Die hier verwendeten Komponenten sind der von Wolf-Henning Rech, DF9IC, in [1] beschriebene Sender, ein leider nie zur Veröffentlichung gelangter Empfänger-Prototyp von DF9IC und der Duplexer aus [2].

Für die Userseite fehlt bisher ein geeigneter Transceiver mit schneller Sende-/Empfangs-Umschaltung. Weiterhin kann natürlich aus einem Transceiver leicht durch Weglassen der nur für den Sender erforderlichen Komponenten ein Empfänger entstehen und so die bestehende Lücke bei Duplex-Linkstrecken – hier sind bislang lediglich recht aufwendige Transverterkonzepte verfügbar – geschlossen werden.

Die Gründe, die für eine schnelle Datenübertragung im 13-cm-Band sprechen, wurden bereits in [3] ausführlich diskutiert.

2. Anforderungen

Derzeit sind im 13-cm-Band 16 Duplexkanäle mit je 500kHz Bandbreite und einer Ablage von 35 MHz koordiniert. Bei einer derart kleinen Kanalzahl und einer eher geringen Wahrscheinlichkeit, zwei Einstiege gleichzeitig erreichen zu können, kann eine Bedieneroberfläche zur Frequenzeinstellung zugunsten von Jumpers auf der Platine entfallen.

Bei der zum Kanalraster passenden Empfängerbandbreite von ca. 350kHz ist eine Empfängerempfindlichkeit von ca. -100dBm für ein BER 10^{-3} ohne großen Aufwand erreichbar. Setzt man auf Digi- und Userseite verteilt einen Antennengewinn von z. B. 23dB voraus, so liegt die maximal überbrückbare Entfernung bei Sicht mit freier Fresnelzone schon bei 27dBm Sendeleistung bei über 300km. Vor diesem Hintergrund scheint eine höhere Sendeleistung wenig sinnvoll, da die maximal überbrückbare Entfernung in erster Linie von den sich auf der Strecke befindlichen Hindernissen abhängen wird. Zumindest werden in etwa Entfernungen überbrückbar sein, wie sie derzeit durch die 23-cm-Benutzereinstiege definiert werden. Die durch die größere Bandbreite erforderliche höhere Empfangsleistung kann durch mehr Antennengewinn wieder ausgeglichen werden.

Setzt man als Modulationsart binäre FSK voraus, so wird die maximal mögliche Datenrate durch den 500kHz breiten Kanal auf ca. 300kBit/s beschränkt. Hierfür ist eine obere Grenzfrequenz des Basisbandes von maximal 200kHz erforderlich. Es scheint wünschenswert, den

Transceiver auch mit dem vielfach noch verwendeten RMNC betreiben zu können. Dessen maximale Datenrate liegt bei 76,8kBit/s. Hieraus definiert sich die Anforderung nach einer unteren Grenzfrequenz von ca. 100Hz.

Bei einer Baudrate von 307,2kBd ist ein Byte gerade einmal 26 μ s lang. Die S/E-Umschaltzeit sollte daher kleiner 100 μ s sein, um die Vorteile der hohen Übertragungsgeschwindigkeit nicht wieder durch lange TX-Delay Zeiten zu verschenken.

Der Transceiver sollte daher folgenden technischen Anforderungen genügen:

Empfängerbandbreite	350 bis 400kHz
Modulationsart	FSK
Baudrate	76,8 bis 307,2kBaud
Modulationsbandbreite	100Hz - 200kHz
S/E-Umschaltzeit	<100 μ s
Kanäle	16 + Ober-/Unterband-Umschaltung
HF-Ausgangsleistung	~0,5W

Weiterhin sollte der Transceiver möglichst mit einem einzigen Gehäuse auskommen, da ein „Drei-Büchsen-Konzept“, wie in [4] vorgestellt, doch einen erheblichen mechanischen Aufwand mit sich bringt.

3. Konzept

Eine möglichst kurze Sende-/Empfangs-Umschaltzeit zu erreichen ist das wichtigste Designziel bei der Konzeptentwicklung für einen Halbduplex-Datentransceiver. Eine gute Beschreibung und eine übersichtliche Tabelle zur TXD-Problematik findet sich in [5]. Die benötigte Umschaltzeit hängt hauptsächlich von dem verwendeten Synthesizer-/Modulations-Konzept ab. Hierbei ist zu beachten, daß die 13-cm-Kanäle zwar mit 500kHz Kanalabstand, aber mit einem Offset von 250kHz koordiniert worden sind, um die Bandgrenzen besser auszunutzen. Daher kann die Phasenvergleichsfrequenz der PLL maximal bei 250kHz liegen. Aus Kostengründen soll der Trasceiver mit einem gemeinsamen LO für Sender und Empfänger auskommen.

Die Konzeptfindung wurde bereits in [6] ausführlich dargestellt. Hier stelle ich daher nur das umgesetzte Konzept „Ablage gleich ZF“ vor.

Wenn die erste ZF gleich dem Duplexabstand gewählt wird, braucht die LO-Frequenz zwischen Sendung und Empfang nicht geändert zu werden. Der LO wird dann im Sendefall direkt moduliert. Es ergibt sich ein sehr einfaches Transceiverkonzept, welches auch schon bei einigen Halbduplex-Datentransceivern verwendet wurde (z. B. LinkTRX1, 23-cm-Usertransceiver, GigaTRX1). Allerdings arbeiten die gerade aufgezählten Transceiver entweder im 23- oder im 6-cm-Band. Hier sind die Duplexabstände mit 28/59 bzw. 140MHz prozentual auf das jeweilige Band bezogen deutlich größer, als die auf 13cm koordinierten 35MHz. Eine gute Spiegelfrequenzunterdrückung ist auf 13cm daher ungleich schwieriger zu realisieren.

Ein weiteres Problem stellen Rückwirkungen auf den VCO bei der Sende-/Empfangsumschaltung bei gleichzeitiger Forderung nach nur einem Gehäuse dar. Nicht ohne Grund wurden die Baugruppen in [4] auf drei Gehäuse aufgeteilt. Trotzdem sehe ich den Aufwand geringer an,

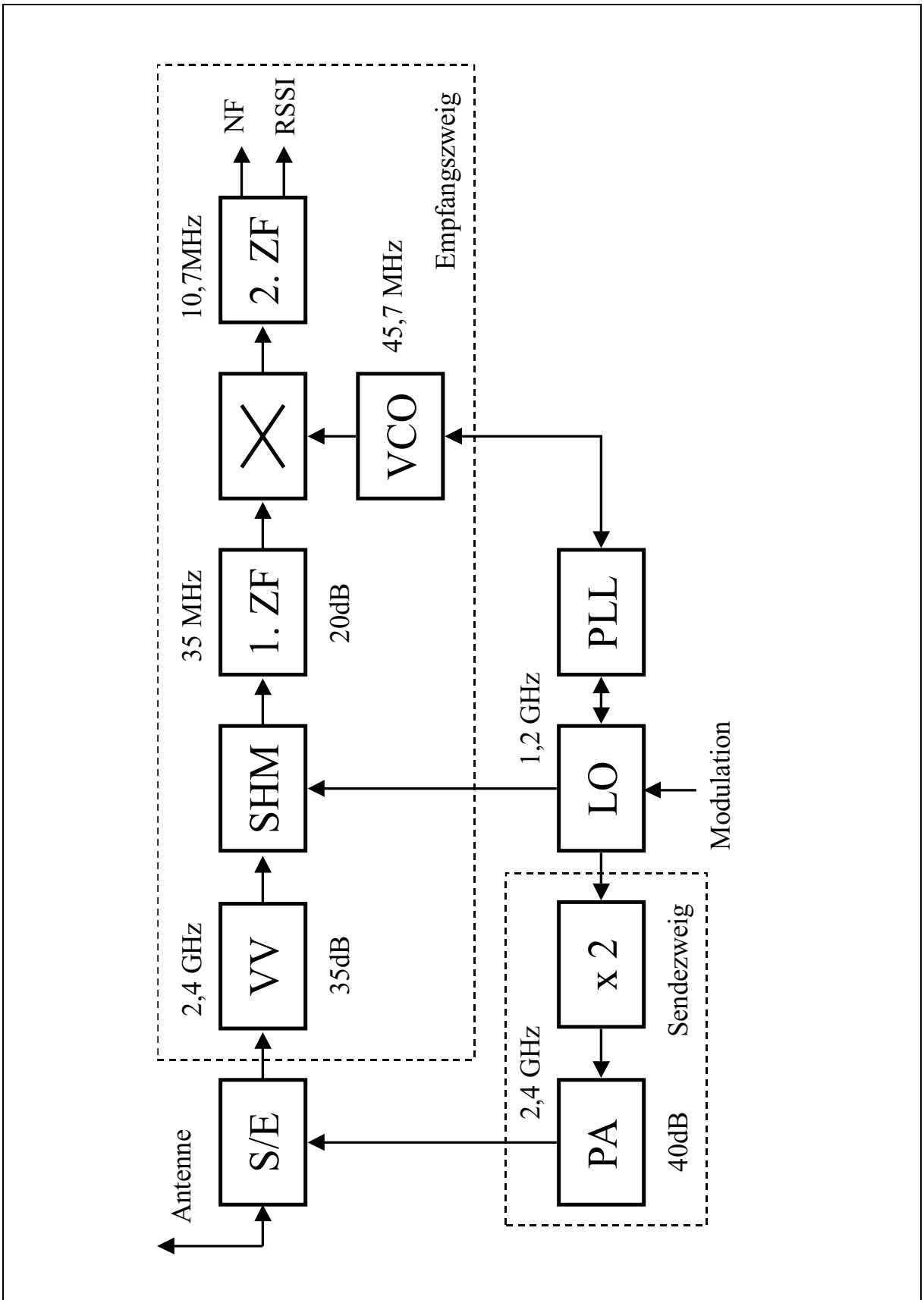


Bild 1 Blockschaltbild Transceiver

als bei einem Mischersender. Dort wird zwar weniger Selektion im Empfangs-, dafür aber mehr im Sendezweig benötigt. Ausreichende Entkopplung des modulierten VCO durch Pufferstufen ist bei beiden Konzepten nötig, wenn auch bei einem Mischersender auf einer niedrigeren Frequenz. Gänzlich eingespart wird jedoch bei „Ablage gleich ZF“ ein zusätzlicher VCO und eine weitere PLL im Sendezweig.

4. Realisation

Aus den oben genannten Gründen habe ich mich letztendlich für „Ablage gleich ZF“ entschieden. Bild 1 zeigt das verwendete Frequenzschema und die Zusammenschaltung von LO, Dual-PLL, Sende- und Empfangszweig und Sende-/Empfangsumschaltung.

Der Transceiver ist in SMD-Technik auf 1,5 mm FR4 Epoxyd-Leiterplattenmaterial aufgebaut. Dieses für 2,4 GHz nicht mehr optimale Material wird durch Minimierung der Anzahl der auf der Endfrequenz arbeitenden Stufen mit noch gutem Ergebnis nutzbar. Durch die Verwendung breitbandiger GaAs-MMICs mit interner Voranpassung entfallen aufwendige Transformationschaltungen, welche die Verluste bei diesem Material stärker erhöhen würden. Der Lohn ist ein preiswertes und gut zu bearbeitendes Leiterplattenmaterial.

Das Transceivergehäuse ist aus Weißblech und hat die Abmessungen 74 x 111 x 30 mm. Wegen der Rückwirkung der Endstufe auf den VCO ist zusätzlich ein Deckel über dem LO notwendig. Der sich dadurch ergebende Aufwand ist aber deutlich geringer, als ein eigenes Weißblechgehäuse für den LO zu verwenden.

4.1 LO und PLL

Der LO arbeitet auf der halben Endfrequenz. Hierdurch wird eine bessere Entkopplung erreicht, und die auf dem VCO folgenden Pufferstufen können auf der halben Endfrequenz betrieben werden.

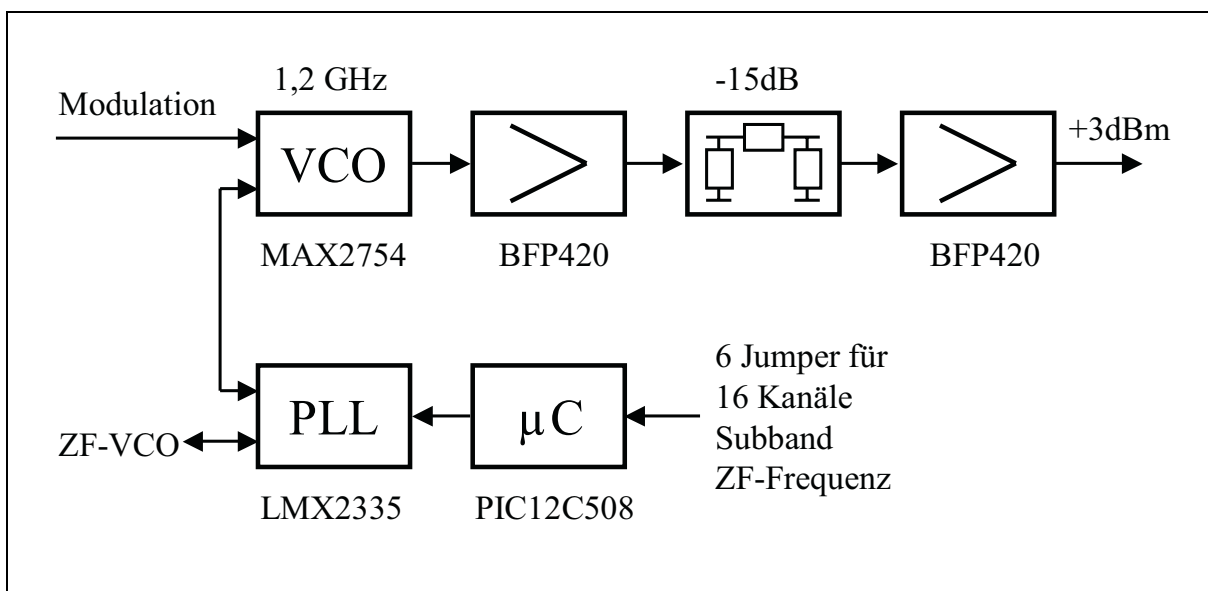


Bild 2 Blockschaltbild LO und PLL

Als VCO habe ich wegen der besseren Nachbausicherheit den Fertig-VCO MAX2754 von Maxim eingesetzt. Dieser ist mit einem garantierten Frequenzbereich von 1145 bis 1250MHz und einem separaten Modulationseingang gut geeignet. Das Phasenrauschen wird im Datenblatt mit -137dBc/Hz in 4MHz Abstand angegeben – kein schlechter Wert bei einer Gehäusegröße von 3 x 5mm.

Das Load Pulling für ein VSWR von 2 für alle Phasenlagen gibt Maxim mit 1,5MHz_{pp} an. Um lastabhängige Frequenzsprünge des VCO auf ungefähr 1kHz zu drücken, sind also mindestens 60dB Isolation nötig. Einen VCO-Buffer mit einem Dualgate-Mosfet aufzubauen ist bei 1,2GHz nicht mehr zu empfehlen. Moderne Typen erreichen zwar eine Isolation von über 40dB und arbeiten mit 5V Versorgungsspannung, haben jedoch oberhalb 1GHz praktisch keine Verstärkung mehr.

In einem ersten Versuchsaufbau habe ich als Puffer einen BFP420 verwendet. Dieser Bipolar-Transistor von Infineon hat laut Datenblatt eine Verstärkung von 16dB und eine Isolation von 22dB bei 1,2GHz. In der Praxis habe ich damit ein Pulling von ca. 50kHz bei einer S/E-Umschaltung erreicht. Das wäre in einem 500kHz Kanal gerade noch vertretbar. Da der BFP420 jedoch recht preisgünstig ist, habe ich eine weitere Stufe nebst einem 15-dB-Dämpfungsglied zwischen den beiden Stufen vorgesehen. Nach dem Einbau der zweiten Stufe ist es mir nicht mehr gelungen das Pulling zu messen – es dürfte auf jeden Fall deutlich unter 1kHz liegen. Für reinen Empfangsbetrieb können die zweite Pufferstufe und das Dämpfungsglied entfallen. Am Ausgang des LO stehen +3dBm zur Verfügung.

Als PLL-IC habe ich den LMX2335 von National ausgesucht. Ich habe bei der Auswahl hauptsächlich auf die Gehäusegröße geachtet. Der LMX2335 ist die einzige Dual-PLL, die National als LMX2335M auch im SO-Gehäuse liefert. Bei allen anderen ist SSOP die größte erhältliche Gehäusegröße. Die zweite Hälfte des PLL-IC stabilisiert einen VCO bei 45,7MHz, der für das Heruntermischen von der ersten auf die zweite ZF benötigt wird. Der Referenzquarz schwingt auf 16MHz. Seine Grund- und Oberwellen sind ausreichend weit von den verwendeten Zwischenfrequenzen entfernt und fallen nicht in den Empfangsbereich auf 13cm. Eine Quarzheizung ist nicht erforderlich. Die Anforderungen an die Frequenzstabilität sind gegenüber 23cm durch den zehnfach breiteren Kanal auf der doppelten Endfrequenz um den Faktor 5 kleiner.

Die PLL wird von einem PIC12C508 von Arizona Microchip programmiert. Dieser besitzt nur 8 Pins, enthält aber eine integrierte Reset- und Oszillatorschaltung. So stehen nach Abzug der beiden Pins für die Spannungsversorgung sechs Pins zur freien Verfügung. Diese werden mehrfach verwendet, da sowohl sechs Jumper abgefragt werden müssen, als auch der Dreileiter-Bus des PLL-ICs programmiert wird.

4.2 Empfangszweig

Der Empfänger arbeitet, wie bereits in Bild 1 dargestellt, als Doppelsuper mit den Zwischenfrequenzen 35MHz und 10,7MHz.

Die Eingangsstufe ist mit einem MGA86563 bestückt, der eine Rauschzahl von weniger als 2dB und über 20dB Verstärkung bei 2,4GHz erreicht. Das folgende zweikreisige Helix-Filter liefert nur ca. 15dB Spiegelselektion, dies genügt aber, um wenigstens das Rauschen bei der Spiegelfrequenz ausreichend zu unterdrücken. Der nachfolgende ERA3 hebt das Signal um weitere 20dB an und ein darauf folgendes weiteres Zweikreis-Helixfilter bringt die Spiegelse-

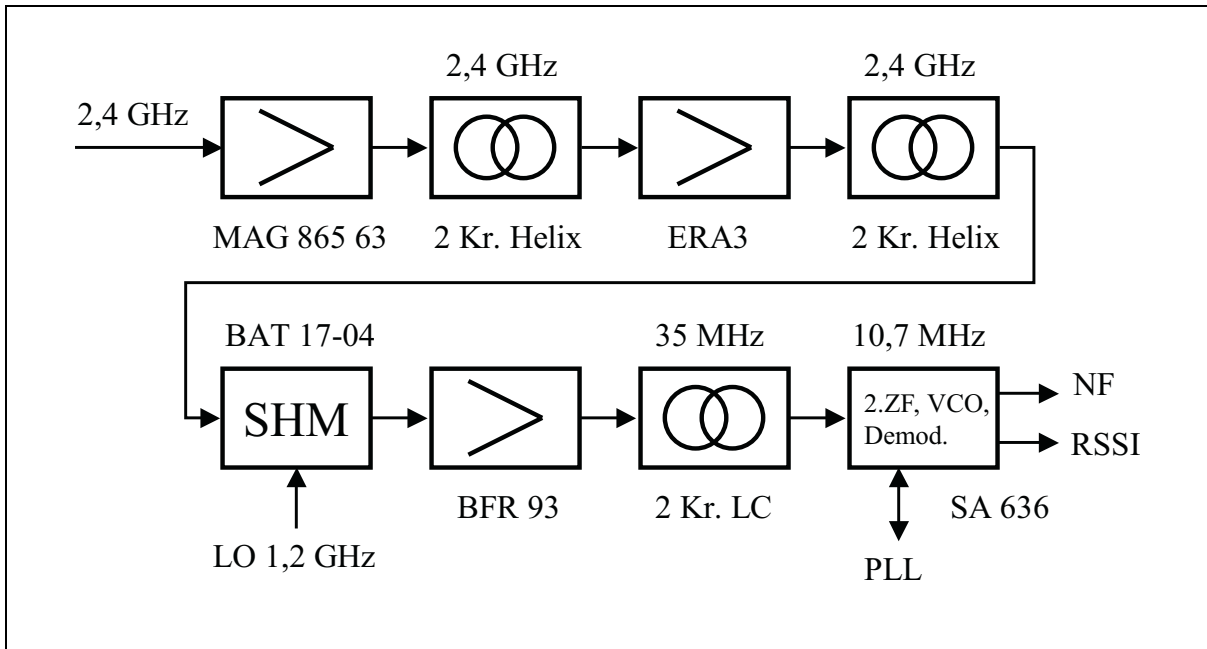


Bild 3 Blockschaltbild Empfangszweig

lektion auf gerade noch akzeptable 30dB. In der geringen Spiegelunterdrückung liegt die Schwachstelle des Konzeptes. Bei Einsatz einer Richtantenne beim User sollten sich aber keine allzugroßen Schwierigkeiten ergeben. Bei Verwendung mit vorgeschaltetem Duplexer als Einstiegsempfänger oder in einer Duplex-Linkstrecke hebt der Duplexer die Spiegelfrequenzunterdrückung ohnehin auf beliebig gute Werte an.

Nach dem zweiten Helixfilter folgt ein passiver Subharmonischer-Mischer mit der Doppel diode BAT17-04. Ein breitbandiger Zwischenfrequenzverstärker um einen BFR93 hebt das Signal um weitere 20dB an und speist ein zweikreisiges LC-Filter – das erste schmalbandige Selektionselement. Die Spulen (Neosid BV5049) haben bei 35MHz eine Güte von 80, und bei der verwendeten losen Kopplung sollte sich eine Bandbreite von ca. 2MHz ergeben. Nachgemessen habe ich das bisher noch nicht. Um Abgleichpunkte zu sparen, hätte ich hier gerne ein SAW-Filter eingesetzt, bin aber leider nicht fündig geworden.

Der sich anschließende ZF-Verstärker-IC SA636 enthält den zweiten Mischer und den Transistor für den ZF-VCO. Der VCO verwendet wiederum eine BV5049 und wird mit der zweiten Hälfte des PLL-IC auf 45,7MHz stabilisiert. Ein 10-k Ω -Widerstand vom Emitter des VCO-Transistors nach Masse hebt die Verstärkung an und gleicht damit die Belastung des VCO durch die Ankopplung der PLL aus. Die zweite ZF bei 10,7MHz wird mit zwei Keramikfiltern auf die gewünschte Bandbreite selektiert, begrenzt und mit einem LC-Quadraturdiskriminator demoduliert. Bemerkenswert ist noch die schnelle RSSI-Spannung des SA636. Philips garantiert eine Risetime von 1,2 μ s und eine Falltime von 7,3 μ s für einen 90-dB-Sprung. Die RSSI-Spannung steigt um ca. 12mV pro dB.

Der Basisbandausgang des SA636 wird mit dem PNP-Transistor BC858 niederohmig gepuffert. Diese Schaltung erscheint zunächst etwas ungewöhnlich, da aber die Gleichspannung am Ausgang des SA636 nur 1,09 Volt beträgt, hätte der übliche Emitterfolger mit einem NPN-Transistor keinen genügend großen Aussteuerungsbereich gehabt. Der BC858 kann bei 307,2kBd ca. 1nF treiben. Um auch noch größere Kabellängen zwischen Transceiver und

Modem verwenden zu können, sollte ein 100-pF-Durchführungskondensator für das Basisbandsignal gewählt werden.

4.3 Sendezweig

Bild 4 zeigt das Blockschaltbild des Sendezweiges. Die im Empfangszweig als Subharmonischer Mischer verwendete Doppeldiode BAT17-04 wird im Sendefall mit einer Gleichspannung beaufschlagt und hierdurch eine Diode außer Betrieb genommen. Die übrig gebliebene Diode arbeitet dann als Verdoppler. Ein aktiver Verdoppler hätte an dieser Stelle natürlich einen besseren Wirkungsgrad gehabt. Jedoch sollte zur Nebenwellenabsenkung eines der beiden Helixfilter des Empfängers auch im Sendezweig nach der Verdopplung verwendet werden, und die Doppelnutzung der BAT17-04 ermöglicht dies auf einfache Weise.

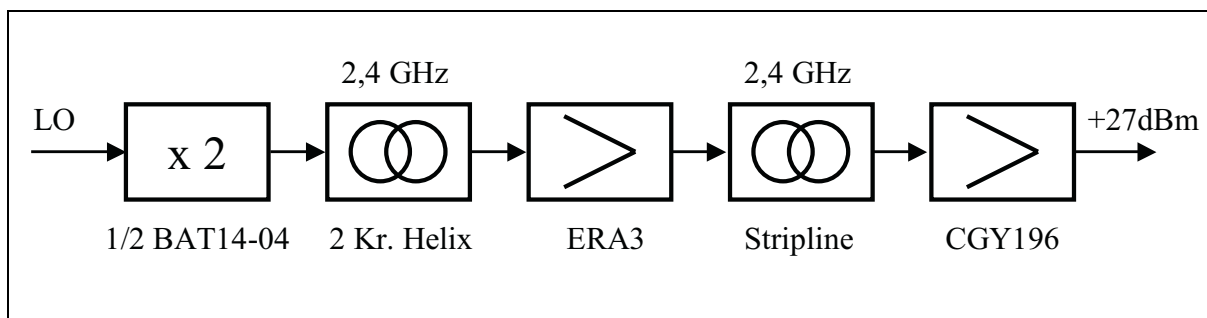


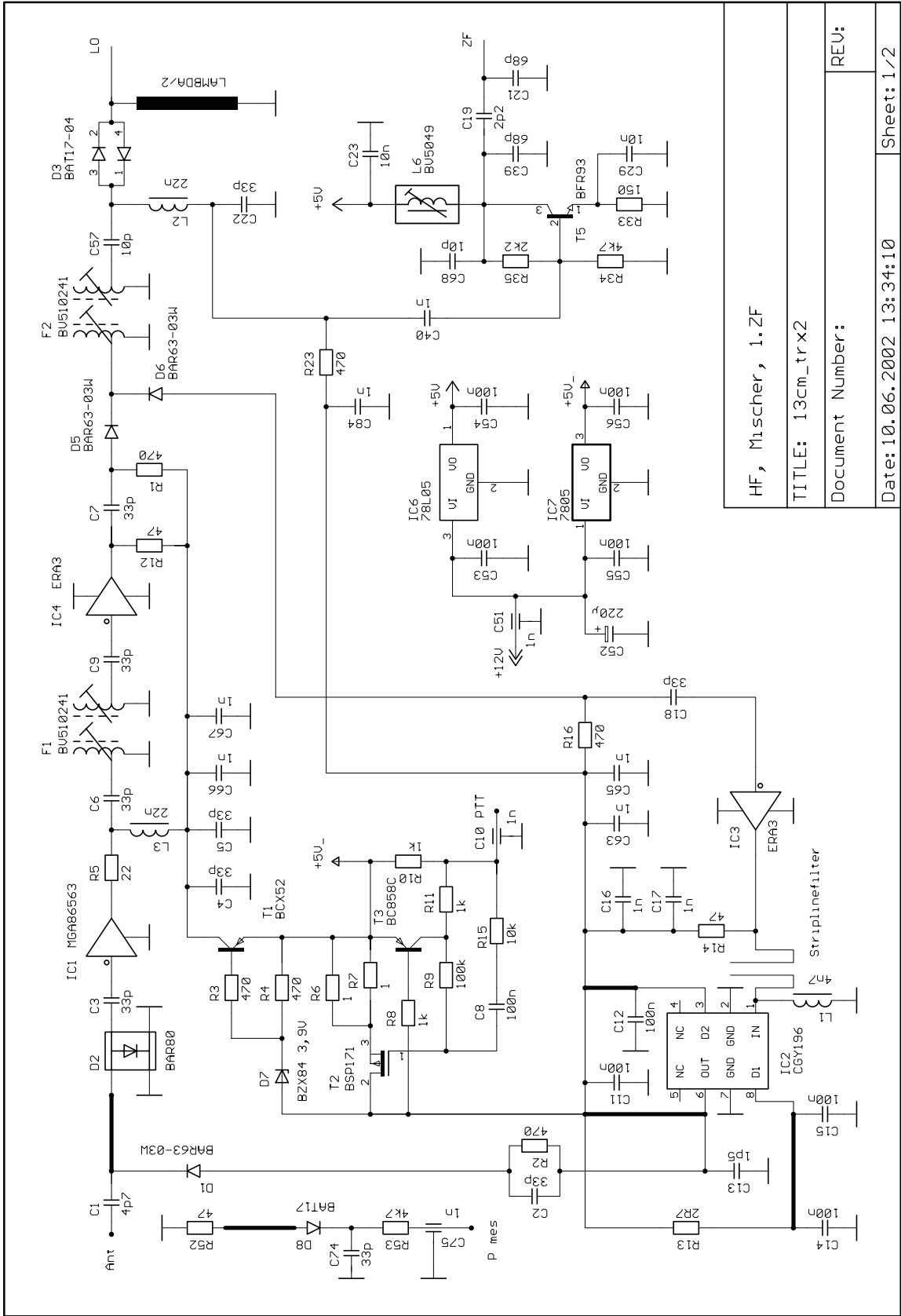
Bild 4 Blockschaltbild Sendezweig

Nach der Filterung durch das Helixfilter stehen -10dBm bei 2,4GHz zur Verfügung. Ein ERA3 hebt das Signal um 20dB an. Anschließend folgt ein Striplinefilter zur weiteren Absenkung der Nebenwellen. Dieses hat eine Einfügedämpfung von knapp 4dB, so daß am Eingang des nachfolgenden CGY196 +6dBm anliegen. Bei dieser Steuerleistung erreicht der CGY196 den laut Datenblatt bestmöglichen Wirkungsgrad von 42%. Bis herunter zu 0dBm Steuerleistung bleibt die Ausgangsleistung nahezu konstant bei 27dBm, sodaß sich hier eine kleine Reserve ergibt. Der Wirkungsgrad sinkt allerdings bei 0dBm Steuerleistung auf 36% ab.

Der CGY196 ist ein GaAs-MMIC, welcher ohne negative Spannungsversorgung auskommt. Die nötige negative Vorspannung erzeugt der IC durch Gleichrichtung der Eingangs-HF selbst. Dies hat den Nachteil, daß er ohne ausreichende Steuerleistung sehr viel Strom zieht. Um bei einem Defekt in den Treiberstufen oder bei Fehlanpassung den doch recht teuren CGY196 nicht zu gefährden, ist eine Stromüberwachung vorgesehen. Steigt die Stromaufnahme über 700mA, schaltet die Stromüberwachung die Spannungsversorgung des Endstufen-IC ab. Ein erneutes Einschalten erfolgt erst nach Abfall und erneutem Anzug der PTT.

Die Stromüberwachungsschaltung übernimmt nebenbei auch das Powerramping. Die Zeitkonstante für die Sendertastung bilden ein 10-k Ω -Widerstand zusammen mit der Gate-Source-Kapazität eines BSP171, welche bei 365pF liegt. Eine 3,9-V-Zenerdiode bewirkt, daß der Empfangszweig erst dann eingeschaltet wird, wenn die Spannung der Endstufe unter 350mV abgesunken ist.

Am Senderausgang befindet sich noch ein Leitungskoppler, der einen kleinen Teil der Sendeleistung zu Überwachungszwecken auskoppelt und gleichrichtet.



HF, Mischer, 1.2F

TITLE: 13cm_trx2

Document Number:

REV:

Sheet: 1/2

Bild 5 Schaltbild Teil 1

5. Aufbau

Zum Aufbau des Transceivers sind Erfahrungen mit SMD-Bauteilen und deren Verarbeitung zwingend notwendig. Es sollte in keinem Fall das SMD-Erstlingswerk werden. Folgende Reihenfolge hat sich beim Aufbau bewährt:

1. Anpassen der Leiterplatte an das Weißblechgehäuse durch Anfeilen der Ecken. Die Leiterplatte muß so eingepaßt werden, daß in der VCO-Ecke keine Überlappung der Gehäusewände zu liegen kommt, da sonst später der Deckel über dem VCO nicht sauber eingebaut werden kann.
2. Anzeichnen und Bohren des Loches für die SMA-Buchse in der Gehäusewand. Es ist passend zur Position der 50- Ω -Stripline des Antennenanschlusses ein Loch von 4mm Durchmesser mit der Lochmitte in 10mm Abstand zum Rand der unteren Gehäusewand zu bohren.
3. Einlöten der Leiterplatte in das Gehäuse. Die Masseseite (Oberseite) rundherum verlöten. Auf der SMD-Bestückungsseite (Unterseite) wird der Bereich ausgespart, der später von dem VCO-Deckel abgedeckt wird. Um einen gleichmäßigen Abstand der Leiterplatte beim Einlöten zu erreichen, hat sich eine 10,5mm starke Holz- oder Hartfaserplatte als Unterlage bewährt.
4. Anzeichnen und Bohren der Löcher für die Durchführungskondensatoren. Ich empfehle zuerst die DUKOs für die Versorgungsspannung sowie für RX-NF und RSSI direkt über den zugehörigen Pads anzuordnen. Die drei verbleibenden DUKOs kann man anschließend sinnvoll auf dieser Gehäuseseite verteilen und mit kurzen Kabelstücken anschließen. Achtung, direkt neben RX-NF wird später die Diskriminator-Spule (F5) nahe der Gehäusewand eingebaut. Dieser Bereich der Gehäusewand kann nicht verwendet werden.
5. Einbau der SMA-Buchse. Zuerst wird der Mittelpin der Buchse mit der Platine verlötet, dann die SMA-Buchse vollflächig mit dem Gehäuse. Auf gute Ausrichtung der Buchse achten, da sich sonst später der Gehäusedeckel nicht aufsetzen läßt.
6. Bestücken der Durchführungskondensatoren, der Leiterplatte (Achtung beim MGA86563. Dieser ist so einzubauen, daß der Gehäuse-Aufdruck „86“ in der im Bestückungsplan angegebenen Richtung liegt.) und der drei unumgänglichen Kabelverbindungen auf der Platinenoberseite.
7. Die Abschirmung des VCO kann auf zwei verschiedene Weisen erfolgen:
 - Durch die Bestückung eines Deckels über den VCO (43 x 43 x 9mm, wird bei den Bausätzen von Gigatech mitgeliefert). Sie sollte erst nach erfolgreicher Inbetriebnahme erfolgen. Der Deckel muß ringsherum verlötet werden. Im Bereich der doppelten Durchkontaktierungen zur Platine hin, ansonsten mit den Gehäusewänden. Wird er nur angepunktet, sind die Rückwirkungen auf den VCO zu groß.
 - Wer keinen Abschirmdeckel im Gehäuse mag, kann auch eine andere Lösung wählen: Ein 87mm langer und 10mm breiter Kupfer- oder Weißblechstreifen wird so um 90° abgewinkelt, daß ein Blechwinkel mit 43mm bzw. 44mm Kantenlänge entsteht. Dieser Winkel wird dann mit den doppelten Durchkontaktierungen auf der Platine und den Gehäusewänden verlötet. Allerdings muß eine gute HF-Abdichtung in Richtung des Gehäusedeckels erfolgen. Hierfür wird die Abschirmung eines 85mm langes Stückes RG58 verwendet. Diese wird flachgedrückt und an den beiden Enden sowie an der Ecke des Blechwinkels zur mechanischen Fixierung festgelötet – Anpunkten reicht.

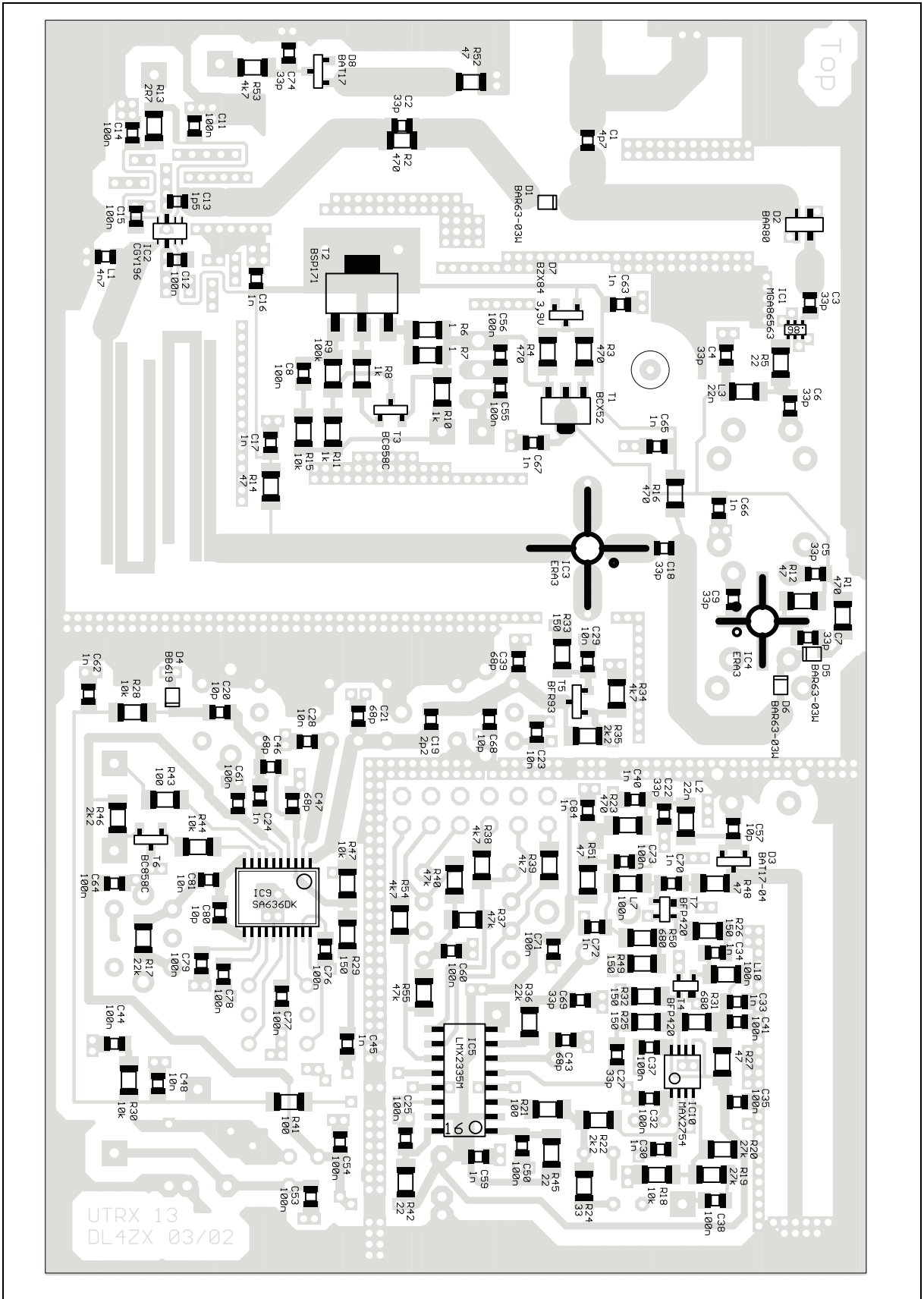


Bild 7 Bestückungsplan Unterseite (SMD)

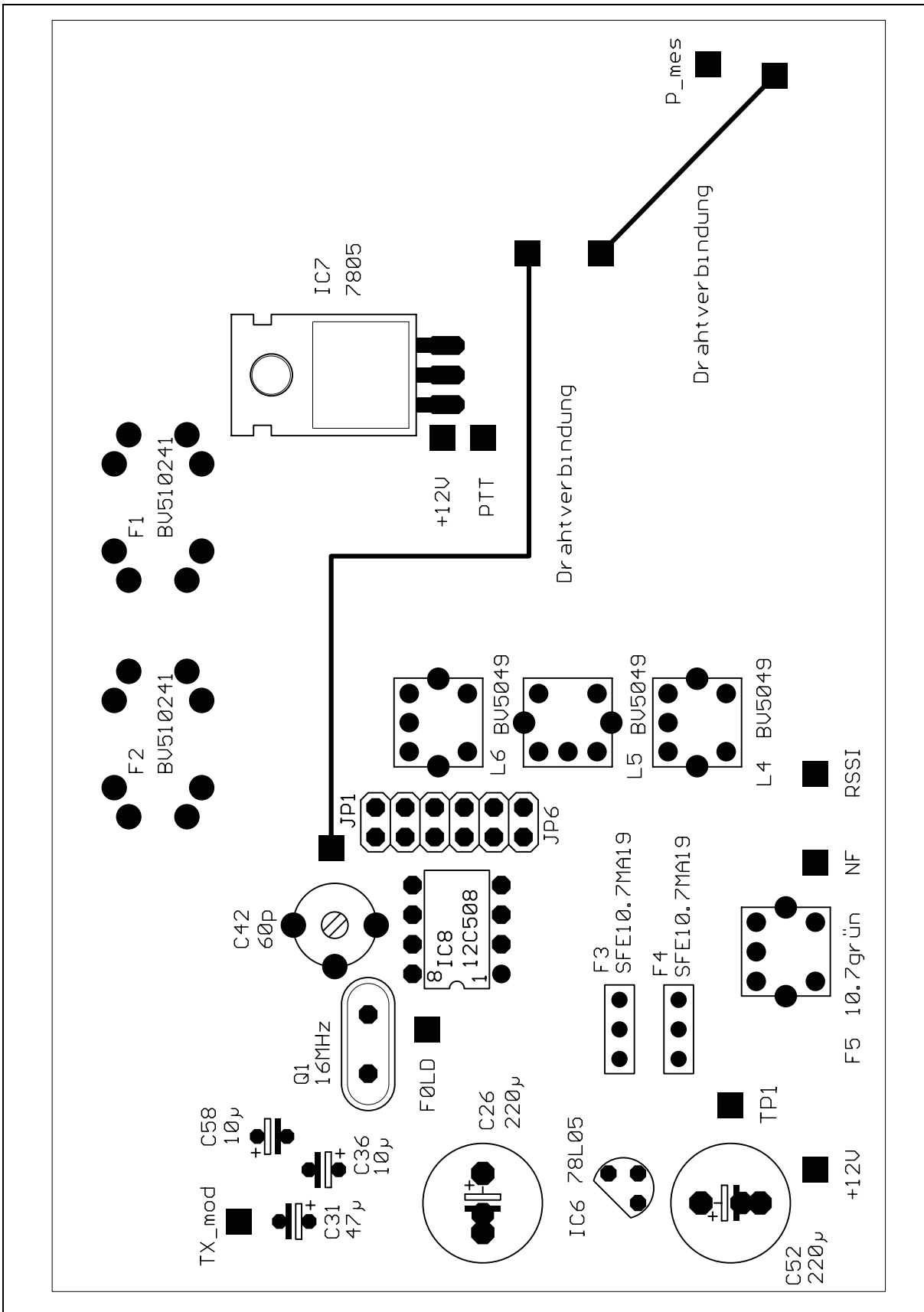


Bild 8 Bestückungsplan Oberseite (bedrahtete Bauteile)

Name	Wert	Bauform	Name	Wert	Bauform
C1	4p7	0805	C48	10n	0805
C2	33p	0805	C49	100p	Duko
C3	33p	0805	C50	100n	0805
C4	33p	0805	C51	1n	Duko
C5	33p	0805	C52	220μ	Elko 3,5/5mm
C6	33p	0805	C53	100n	0805
C7	33p	0805	C54	100n	0805
C8	100n	0805	C55	100n	0805
C9	33p	0805	C56	100n	0805
C10	1n	Duko	C57	10p	0805
C11	100n	0805	C58	10μ	Elko 2,5mm
C12	100n	0805	C59	1n	0805
C13	1p5	0805	C60	100n	0805
C14	100n	0805	C61	100n	0805
C15	100n	0805	C62	1n	0805
C16	1n	0805	C63	1n	0805
C17	1n	0805	C64	100n	0805
C18	33p	0805	C65	1n	0805
C19	2p2	0805	C66	1n	0805
C20	10p	0805	C67	1n	0805
C21	68p	0805	C68	10p	0805
C22	33p	0805	C69	33p	0805
C23	10n	0805	C70	1n	0805
C24	1n	0805	C71	100n	0805
C25	100n	0805	C72	1n	0805
C26	220μ	Elko 3,5/5mm	C73	100n	0805
C27	33p	0805	C74	33p	0805
C28	10n	0805	C75	1n	Duko
C29	10n	0805	C76	100n	0805
C30	1n	0805	C77	100n	0805
C31	47μ	Elko 2,5mm	C78	100n	0805
C32	100n	0805	C79	100n	0805
C33	1n	0805	C80	10p	0805
C34	1n	0805	C81	10n	0805
C35	100n	0805	C82	1n	Duko
C36	10μ	Elko 2,5mm	C83	100p	Duko
C37	100n	0805	C84	1n	0805
C38	100n	0805			
C39	68p	0805	D1	BAR63-03W	
C40	1n	0805	D2	BAR80	
C41	100n	0805	D3	BAT17-04	
C42	60p	Trimmer D=7mm	D4	BB619 o. BB639	
C43	68p	0805	D5	BAR63-03W	
C44	100n	0805	D6	BAR63-03W	
C45	1n	0805	D7	BZX84 3,9V	
C46	68p	0805	D8	BAT17 o. BAT17-04	
C47	68p	0805			

Tabelle 1 Stückliste Teil 1

Name	Wert	Bauform	Name	Wert	Bauform
F1	BV510241	Neosid Helix	R20	27k	1206
F2	BV510241	Neosid Helix	R21	100	1206
F3	SFE10.7MA19		R22	2k2	1206
F4	SFE10.7MA19		R23	470	1206
F5	10.7grün		R24	33	1206
			R25	150	1206
IC1	MGA86563		R26	150	1206
IC2	CGY196		R27	47	1206
IC3	ERA3SM	o. ERA3	R28	10k	1206
IC4	ERA3SM	o. ERA3	R29	150	1206
IC5	LMX2335M	o. LMX2335LM	R30	10k	1206
IC6	78L05		R31	680	1206
IC7	70805		R32	150	1206
IC8	PIC12C508-04P		R33	150	1206
IC9	SA636DK		R34	4k7	1206
IC10	MAX2754		R35	2k2	1206
			R36	22k	1206
JP1	PINHD-2X6 + 6 Jumper		R37	47k	1206
			R38	4k7	1206
L1	4n7	0805	R39	4k7	1206
L2	22n	1206 SIMID	R40	47k	1206
L3	22n	1206 SIMID	R41	100	1206
L4	BV5049		R42	22	1206
L5	BV5049		R43	100	1206
L6	BV5049		R44	10k	1206
L7	100n	1206 SIMID	R45	22	1206
L10	100n	1206 SIMID	R46	2k2	1206
			R47	10k	1206
Q1	16MHz	HC49/U	R48	47	1206
			R49	150	1206
R1	470	1206	R50	680	1206
R2	470	1206	R51	47	1206
R3	470	1206	R52	47	1206
R4	470	1206	R53	4k7	1206
R5	22	1206	R54	4k7	1206
R6	1	1206	R55	47k	1206
R7	1	1206			
R8	1k	1206	T1	BCX52 o. BCX51/53	
R9	100k	1206	T2	BSP171	
R10	1k	1206	T3	BC858C	
R11	1k	1206	T4	BFP420	
R12	47	1206	T5	BFR93 o. BFR93A	
R13	2R7	1206	T6	BC858C	
R14	47	1206	T7	BFP420	
R15	10k	1206			
R16	470	1206			Weißblech-Gehäuse 74*111*30
R17	22k	1206			Weißblech-Deckel 42*42*5
R18	10k	1206			IC-Sockel8-Pol DIL
R19	27k	1206			SMA-Buchse

Tabelle 2 Stückliste Teil 2

6. Abgleich

Zum Abgleich der HF- und ZF-Filter ist ein definiertes Empfangssignal hilfreich. Steht kein Meßsender zur Verfügung, reicht auch ein empfangbarer Digipeater oder ein in einigen Metern Entfernung mit einem Dummy betriebener Sender. Notfalls ist der Abgleich auch mit angeschlossener Antenne ohne Empfangssignal möglich.

1. Anlegen von +8 bis +12V Betriebsspannung von einem Netzgerät mit ca. 1 A Strombegrenzung. Kontrolle der Betriebsspannung an den Festspannungsreglern.
2. An TP1 steht die Regelspannung des 45,7-MHz-VCO zur Verfügung. Durch langsames Drehen des Kernes von L4 wird diese auf 2,5V eingestellt. Achtung, die Spulenkern brechen leicht. Unbedingt passendes Kunststoff-Abgleichbesteck verwenden.
3. Mit dem Trimm-Kondensator C42 kann jetzt die genaue Referenzfrequenz durch Messen der VCO-Frequenzen bei 1,2GHz oder 45,7MHz (Achtung, bei 45,7MHz nur sehr lose ankoppeln!) eingestellt werden.
4. Jetzt die beiden ZF-Spulen L5 und L6 wechselseitig auf maximale RSSI-Spannung abgleichen.
5. Nun folgt der Abgleich der Helixfilter. Wechselseitig werden zuerst die beiden Filterkreise von F2 und anschließend die von F1 auf maximale RSSI-Spannung abgeglichen.
6. F2 wird auch im Sendefall verwendet. Da die Bandbreite des Filters bei ausschließlichem Abgleich auf maximale RSSI-Spannung nicht ganz ausreicht, wird F2 jetzt bei eingeschaltetem Sender in Richtung maximale Ausgangsleistung gezogen. Hierbei geht die RSSI-Spannung leicht zurück. Mit dieser Einstellung ergibt sich auch automatisch die best mögliche Unterdrückung der Spiegelfrequenz.
7. Ohne Eingangssignal wird abschließend die Gleichspannung der RX-NF mit F5 zunächst grob auf 1,7V eingestellt. Der Feinabgleich erfolgt im praktischen Betrieb auf symmetrisches Augensignal.

7. Duplex-Empfänger

Um den Empfangsweig des Transceivers als Empfänger für Duplexlinkstrecken oder für Benutzereinstiege mit Echo einsetzen zu können, muß die ZF-Frequenz verlegt werden. Blicke sie bei 35MHz, so würde sich auf ZF-Ebene eine Schwebung zwischen dem Sender und dem LO ergeben. Duplexweichen sind bei nur 35MHz Duplexabstand auf 13cm nun mal nicht ideal, sondern haben selten eine Entkopplung von mehr als 70dB. Nimmt man 30dBm Sendeleistung an, so liegt das Sendesignal am ersten Mischer des Empfängers mit ca. -10dBm an. Die LO-Leistung liegt gerade einmal 13dB darüber. Mit einem Jumper kann daher die ZF-Frequenz für diesen Anwendungsfall auf 34MHz verlegt werden. In [6] wurde hierfür 36MHz vorgeschlagen. Dies erwies sich jedoch wegen Einschränkungen bei den Teilern des LMX2335 als nicht umsetzbar.

Der 35-/34-MHz-Jumper wird allerdings nur beim Power-Up des Transceivers abgefragt, da diese Abfrage mit der Bedienung des Enable-Pin des PLL-IC Dreileiterbusses gemultiplext ist. Um nicht in undefinierte Zustände zu geraten, ist der steuernde Port-Pin des Prozessors während des Betriebes immer auf Output geschaltet.

Bei ausschließlichem Betrieb als Empfänger können der Sendezweig, die Sende-/Empfangsumschaltung und die zweite Pufferstufe im LO entfallen.

8. Duplex-Sender

Zur Verwendung als Sender für Duplex-Linkstrecken rate ich nicht. Der in [1] beschriebene Sender ist hier besser geeignet. Neben der Modulierbarkeit bis herab zu 9600Baud liegt seine Ausgangsleistung um 3dB höher. Auch habe ich noch nicht getestet, ob die Endstufe einen Dauerbetrieb überleben würde. Einen einstündigen Dauertest hat sie allerdings bereits bestanden.

Etwas anders sieht es beim Sender für Duplex-Benutzereinstiege aus. Wird hier der Sender aus [1] verwendet, so muß dieser dauernd eingeschaltet bleiben, denn die Einschwingzeit der PLL liegt bei einigen Millisekunden. Dies ist nicht weiter schlimm, außer man muß für den Strom des Digis zahlen. Hier könnte man dann doch über den Einsatz des Transceivers als Sender nachdenken. Entfallen können dann die S/E-Umschaltung, der zweistufige Vorverstärker mit dem ersten Helixfilter und die beiden ZF-Stufen.

9. Passende Modems

Zur Komplettierung des Systems fehlen noch passende Modems für 307,2kBit/s. Hier scheiden natürlich alle über die RS-232-Schnittstelle kommunizierenden Systeme sofort aus. Übrig bleiben – zumindest nach meinem Wissen – als preiswerte Lösung das EPPFLEX-Modem von Baycom, sowie preislich etwas höher angesiedelt, der TNC4e mit Ethernetschnittstelle und die PCI-Karte von Baycom, welche den Betrieb auf bis zu 4 Ports ermöglicht. Ob das USB-Modem von Baycom für 307,2kBit/s geeignet ist, habe ich noch nicht getestet.

10. Technische Daten

Am Prototyp wurden folgende Kennwerte gemessen:

Frequenzbereich	2357,25 - 2364,75 MHz 2392,25 - 2399,75 MHz
Kanalraster	500kHz (2 x 16 Kanäle)
Versorgungsspannung	8 - 12 V
Stromaufnahme	RX 150mA TX 550mA
Ausgangsleistung	27 dBm
Power-Ramping	95% der Leistung nach 20µs
RX-Empfindlichkeit	-100dBm für BER=10 ⁻³
Volle RX-Empfindlichkeit	nach < 100µs
1-dB-Kompressionspunkt	-35 dBm in 35 MHz
1. Oberwelle	< -50dBc
Sonstige Nebenwellen	< -60 dBc
TX-Off Isolation	80dB

11. Kritik und Ausblick

Es ist mir nicht gelungen ganz ohne Bauteile im SSOP-Gehäuse auszukommen. Zudem ist der Aufbau, speziell im Bereich des LO, recht gedrängt. Der Zusammenbau des Transceivers ist daher als Einstiegsprojekt in die SMD-Technik nicht geeignet.

Es ist geplant, später noch eine Anleitung zum Aufbau eines Duplex-RX und eines Duplex-TX zu veröffentlichen. Allerdings sollte es anhand der vorliegenden Dokumentation nicht allzuschwierig sein, die jeweils nicht benötigten Schaltungsteile wegzulassen.

Bausätze für den Transceiver wird es voraussichtlich im Laufe des Jahres bei Gigatech (www.giga-tech.de) geben. Platinen und programmierte PICs können zum Selbstkostenpreis beim Autor bezogen werden. Das Hex-File zur Programmierung des PIC ist darüberhinaus auf www.liebeck.de abgelegt.

Abschließend bedanke ich mich bei Wolf-Henning Rech, DF9IC, und Alexander Kurpiers, DL8AAU, für viele Anregungen und Tips, und bei Michael Matthes, DL2SEK sowie Jens Mundhenke, DL4AAS und Bernd Ludewig, DH5IAE, die durch Nachbauten die Reproduzierbarkeit der Schaltung bestätigten.

12. Literaturverzeichnis

- [1] Rech, W.-H. (DF9IC): Vollduplex-Linktransceiver für 2,4GHz: Teil 1 – der Sender. ADACOM Magazin 12, 23-37, 1998.
- [2] Rech, W.-H. (DF9IC): Duplexer für 2,4GHz-Packet-Radio. ADACOM Magazin 11, 47-52, 1998.
- [3] Rech, W.-H. (DF9IC): Vollduplex-Linktransceiver für 2,4GHz. Skriptum 14. Internationale Packet-Radio Tagung, 21-28, 1998.
- [4] Liebeck, M. (DL2ZBN/DL4ZX); Kurpiers, A. (DL8AAU): Hochgeschwindigkeits Packet-Radio – ein Transceiverkonzept für das 70-cm-Band. Skriptum 13. Internationale Packet-Radio Tagung, 35-45, 1997.
- [5] Kumm, U. (DK9SJ): Baugruppen und Technik für schnelles Packet-Radio. Skriptum 45. Weinheimer UKW-Tagung, 20.01-20.11, 2000.
- [6] Liebeck, M. (DL4ZX): UserTRX13 – ein Halbduplextransceiver für das 13-cm-Band. Skriptum 18. Internationale Packet-Radio Tagung, 69-78, 2002.

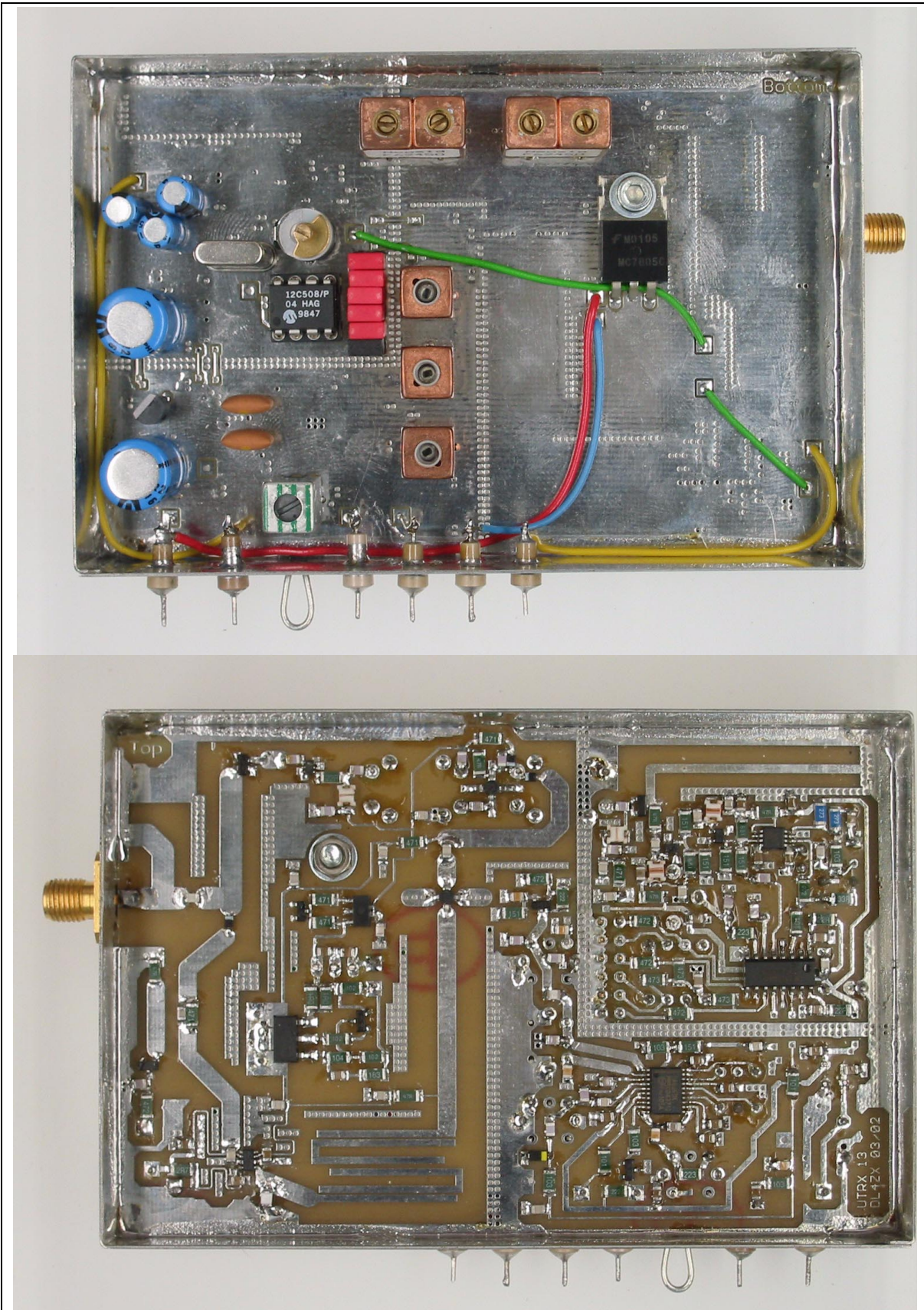


Bild 9 Photo der fertigen Baugruppe